

(12) NACH DEM VERTRAG ÜBER DIE INTERNATIONALE ZUSAMMENARBEIT AUF DEM GEBIET DES
PATENTWESENS (PCT) VERÖFFENTLICHTE INTERNATIONALE ANMELDUNG

(19) Weltorganisation für geistiges Eigentum
Internationales Büro



(43) Internationales Veröffentlichungsdatum
6. Januar 2005 (06.01.2005)

PCT

(10) Internationale Veröffentlichungsnummer
WO 2005/001720 A1

(51) Internationale Patentklassifikation: G06F 17/50

(21) Internationales Aktenzeichen: PCT/EP2004/004991

(22) Internationales Anmeldedatum:
10. Mai 2004 (10.05.2004)

(25) Einreichungssprache: Deutsch

(26) Veröffentlichungssprache: Deutsch

(30) Angaben zur Priorität:
103 29 147.4 27. Juni 2003 (27.06.2003) DE

(71) Anmelder (für alle Bestimmungsstaaten mit Ausnahme von
US): SIEMENS AKTIENGESELLSCHAFT [DE/DE];
Wittelbacherplatz 2, 80333 München (DE).

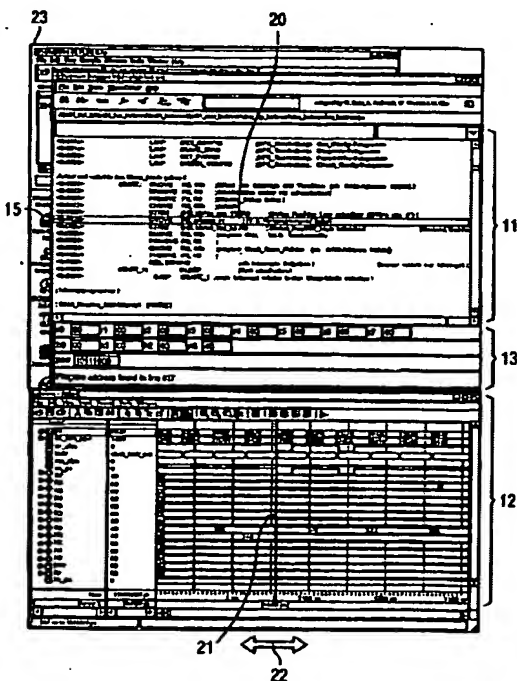
(72) Erfinder; und

(75) Erfinder/Anmelder (nur für US): ANDERSCH, Axel
[DE/DE]; Jochensteinstr. 35, 90480 Nürnberg (DE).
MÄNDL, Wolfgang [DE/DE]; Wilhelm-Högner-Str. 9,
92245 Kümmersbruck (DE). SEHR, Wolfgang [DE/DE];
Kahlhofstr. 11, 92242 Hirschau (DE). KLIER, Michael
[DE/DE]; Schulstr. 21, 92274 Gebenbach (DE).

[Fortsetzung auf der nächsten Seite]

(54) Title: COMBINING AND REPRESENTING SIGNALS OF A HARDWARE SIMULATION DEVICE AND ELEMENTS OF
A PROGRAM LISTING

(54) Bezeichnung: VERKNÜPFUNG UND DARSTELLUNG VON SIGNALEN EINER VORRICHTUNG ZUR HARDWARE-
SIMULATION UND ELEMENTEN EINES LISTINGS EINES PROGRAMMS



(57) Abstract: The invention relates to a system and a method for combining and representing signals (4, 5) of a hardware simulation device (1) and elements (15) of a program (3) listing (2), and an error locating tool. In order to be able to jointly represent the signals of the hardware simulation device and the elements of the program listing, the hardware simulation device (1) simulates the behavior of a circuit (6) comprising a processor (7), a program memory (8) that contains the program (3) code (9), and application-specific hardware components (10) and generates signals (4, 5) as a result of said simulation, the elements (15) of the program (3) listing (2) are combined with the signals (4, 5) generated during the simulated execution of the program codes (9) which are contained in the program memory (8) and correspond to said elements (15), and the elements (15) of the program (3) listing (2) can be represented in a first partial area (11) of a graphic display means (14) while the signals (4, 5) can be represented in a second partial area (12) of the display means (14).

(57) Zusammenfassung: Die Erfindung betrifft ein System und ein Verfahren zur Verknüpfung und Darstellung von Signalen (4, 5) einer Vorrichtung zur Hardware-Simulation (1) und Elementen (15) eines Listings (2) eines Programms (3) sowie ein Fehlersuchwerkzeug. Um eine gemeinsame Darstellung der Signale der Vorrichtung zur Hardware-Simulation und der Elemente des Listings des Programms zu ermöglichen, wird vorgeschlagen, dass die Vorrichtung zur Hardware-Simulation (1) das Verhalten einer Schaltung (6) mit einem Prozessor (7), einem Programmspeicher (8), welcher den Programmcode (9) des Programms (3)

[Fortsetzung auf der nächsten Seite]

BEST AVAILABLE COPY

WO 2005/001720 A1